

کنترل اینورترهای منبع ولتاژ چندسطحی سه فاز با استفاده از مدولاسیون بردار فضایی و به کمک روش کلاسه بندی بردارها

علیرضا بخشایی^{*}، حمیدرضا سلیقه راد^{**}، مریم سعیدی فر و علی رحیمی^{***}

دانشکده مهندسی برق و کامپیوتر، دانشگاه صنعتی اصفهان

دانشکده مهندسی برق، دانشگاه شهید چمران

(دریافت مقاله: ۸۱/۵/۲۶ - دریافت نسخه نهایی: ۸۲/۱۲/۴)

چکیده - امروزه تکنیکهای مدولاسیون پهنای پالس به طور وسیعی برای کنترل ولتاژ و جریان خروجی مبدل‌های AC/DC به کار می‌روند. از میان این روشها، مدولاسیون بردار فضایی^۱ (SVM) به خاطر سادگی و خواص مطلوب آن در کنترل اینورترهای سه فاز به صورت دیجیتالی مورد توجه فراوان قرار گرفته است. محدودیت این روش، پیچیده و زمان بر بودن محاسبات مورد نیاز برای اجرای آن به صورت زمان حقیقی است که ماکزیمم فرکانس سویچینگ و در نتیجه پهنای باند سیستم کنترلی را محدود می‌سازد. این مسئله به ویژه در اجرای روش SVM در مبدل‌های چند سطحی که در مقایسه با نوع دو سطحی از حجم محاسبات بیشتری برخوردارند، محدودیت‌های بیشتری را سبب می‌شود. به عبارت دیگر، با افزایش تعداد سطوح ولتاژ خروجی، پیچیدگی سخت‌افزاری و نرم افزاری روش به طور قابل ملاحظه‌ای افزایش می‌یابد. بنابراین ارائه روشی دقیق و سریع برای اجرای SVM به صورت زمان حقیقی بر روی مبدل‌های چندسطحی، باعث بهبود عملکرد این گونه مبدل‌ها می‌شود. این مقاله به ارائه چنین روشی می‌پردازد. در این مقاله به طور خاص روش کلاسه بندی بردارها که در سال ۱۹۹۶ برای اولین بار برای سادگی اجرا، افزایش دقت محاسباتی، کاهش زمان محاسباتی و همچنین کاهش سخت‌افزار مورد نیاز برای اجرای SVM بر روی مبدل‌های دو سطحی مطرح شده، به مبدل‌های m سطحی تعمیم داده می‌شود. روش ارائه شده در مقایسه با روش متعارف، امکان استفاده از پردازنده‌های با سرعت پردازش کمتر و ارزان قیمت‌تر را فراهم می‌سازد. همچنین با توجه به کاهش زمان‌های محاسباتی، پردازنده به کار گرفته شده می‌تواند برای اهداف چندمنظوره استفاده شود. اعتبار معادلات تحلیلی و ریاضی به دست آمده به کمک شبیه‌سازی رایانه‌ای بر روی یک مبدل سه سطحی به اثبات رسیده است.

واژگان کلیدی: اینورتر منبع ولتاژ چند سطحی، مدولاسیون بردار فضایی، کلاسه بندی بردارها

Space Vector Modulation Based on Classification Method in Three-Phase Multi-level Voltage Source Inverters

A.R. Bakhshai, H.R. Saligheh Rad, M. Saeedifard

Department of Electrical and Computer Engineering, Isfahan University of Technology
Department of Electrical and Computer Engineering, Shahid Chamran University of Kerman

Abstract: Pulse Width Modulation (PWM) techniques are commonly used to control the output voltage and current of DC to AC converters. Space Vector Modulation (SVM), of all PWM methods, has attracted attention because of its simplicity and desired properties in digital control of Three-Phase inverters. The main drawback of this PWM technique is

*** - کارشناسی ارشد

** - کارشناسی ارشد

* - استادیار

its complex and time-consuming computations in real-time implementation. The time-consuming calculation as well as software and hardware complexities of the network grow dramatically as the number of inverter levels increases. Therefore, it is necessary to develop an exact, fast, and general computation SVM algorithm for multi-level converters. This paper introduces such an algorithm. Specifically, the SVM computation algorithm based on a vector classification technique, introduced for 2-level inverters in 1996, is developed and generalized to be applicable in determining the switching sequences and calculating the switching instants in m-level inverters. The proposed technique reduces hardware and software complexities, decreases the computation time, and increases the accuracy of the positioning of the switching instants when compared with the conventional implementation of the SVM in multi-level converters.

Keywords: Multi-level voltage source inverter, Space vector modulation, Vector Classification

۱- مقدمه

مبدل‌های چندسطحی که برای اولین بار در سال ۱۹۸۱ توسط نابایی و به منظور کاهش دامنه هارمونیکها و فرکانس سویچینگ اینورترهای سه فاز معرفی شدند [۱]، اخیراً کاربردهای زیادی در سیستمهای قدرت با توان بالا از قبیل درایوهای قدرت و ادوات و جبران‌کننده‌های توان راکتیو پیدا کرده‌اند [۲-۴]. همزمان با معرفی این مبدلها، تکنیکهای مدولاسیون پهنای پالس مختلفی نیز برای کنترل آنها پیشنهاد شده‌اند [۵-۶]. از میان روشهای پیشنهادی، مدولاسیون بردار فضایی به‌عنوان یک روش مدولاسیون زمان حقیقی و دیجیتال و به‌دلیل دارا بودن مزایای خاص نسبت به سایر روشها مورد توجه بسیار قرار گرفته است [۷]. علاوه بر این انعطاف‌پذیری ذاتی مدولاسیون بردار فضایی در متعادل‌سازی ولتاژ خازنهای باس DC که یکی از مسائل مهم و مطرح در عملکرد این مبدلهاست، این روش مدولاسیون را برای به‌کارگیری در مبدل‌های چند سطحی بسیار مناسب ساخته است [۸-۱۰].

اخیراً برای اجرای SVM روشی مبتنی بر کلاس‌بندی بردارها برای مبدل‌های دو سطحی ارائه شده است. در مراجع [۱۱-۱۲] نشان داده شده است که به‌کارگیری روش کلاس‌بندی بردارها در اجرای SVM نه تنها منجر به احتراز از هر گونه تقریب توابع غیر خطی و در نتیجه عدم دقت در محاسبه دنباله‌های سویچینگ و لحظات اعمال آنها می‌شود، بلکه زمان لازم برای انجام محاسبات ساده این روش از زمان لازم برای اجرای روشهای متداول SVM که از ساده‌ترین روشهای تقریب توابع غیر خطی استفاده می‌کنند، کوتاهتر است. در نتیجه، در صورت به‌کارگیری یک مدل DSP برای اجرای دو روش

متداول و روش پیشنهادی و با توجه به اینکه زمان محاسبات روش کلاس‌بندی کمتر است، امکان افزایش فرکانس سویچینگ فراهم می‌شود. حجم محاسبات لازم برای اجرای SVM در مبدل‌های چندسطحی به‌طور فزاینده‌ای با افزایش تعداد سطوح مبدل افزایش می‌یابد. بنابراین ارائه روشی سریع و دقیق برای محاسبه و اعمال دنباله‌های سویچینگ این مبدلها می‌تواند بر بهبود کیفیت ولتاژ خروجی و کاستن از محدودیتهای عملی و اجرایی تاثیر بگذارد. روش ارائه شده در مرجع [۱۱] تنها به اجرای SVM در مبدل‌های دو سطحی پرداخته است. این مقاله به معرفی روشی عمومی برای اجرای مدولاسیون بردار فضایی مبتنی بر کلاس‌بندی بردارها در یک مبدل m سطحی نوعی می‌پردازد. روش پیشنهادی از یک شبکه عصبی کلاس‌کننده به منظور تشخیص شماره ناحیه‌ای از نواحی چهارگانه که انتهای بردار مرجع در آن قرار دارد بهره می‌گیرد. در این روش، محاسبات پیچیده غیرخطی مثلثاتی به جمع و ضربهای ساده تبدیل می‌شوند و در نتیجه بدون استفاده از هر گونه تقریب توابع غیر خطی و احتراز از هر گونه ساده سازی که عدم دقت دنباله‌های سویچینگ و لحظات اعمال آنها را به‌دنبال خواهد داشت، محاسبات SVM در کوتاهترین زمان ممکن انجام می‌پذیرد. این زمان همان‌طور که اشاره شد، از زمان لازم برای اجرای ساده‌ترین و غیر دقیقترین روشهای اجرای SVM نیز کوتاهتر است. بنابراین به کمک روش پیشنهادی نه تنها دقت دنباله‌های سویچینگ و لحظات اعمال آنها افزایش می‌یابد، بلکه سریعتر بودن این روش امکان افزایش فرکانس سویچینگ و در نتیجه پهنای باند

دامنه ولتاژ مرجع، E ولتاژ طرف DC و θ زاویه بین بردار مرجع و نزدیکترین بردار حالت سویچینگ به آن در ساعتگر است، شکل (۱).

۳- اجرای محاسبات SVM با استفاده از تکنیک کلاسه‌بندی بردارها

در مرجع [۱۱] نشان داده شده است که روش SVM با به‌کارگیری الگوریتمی ساده و دقیق مبتنی بر تکنیک کلاسه‌بندی بردارها که در مبحث شبکه‌های رقابتی عصبی مطرح است، قابل اجراست. شکل (۲) نمودار جعبه‌ای ساختاری این تکنیک را نشان می‌دهد. بردار ولتاژ مرجع به شبکه‌ای با شش واحد محاسباتی که هر واحد آن با یک بردار وزن از قبل تعیین شده در ارتباط است، اعمال می‌شود. با انتخاب بردارهای وزنی مناسب، مطابق با آنچه در شکل (۲) نشان داده شده است، خروجی k امین واحد از ضرب داخلی بردار مرجع و k امین بردار حالت سویچینگ حاصل می‌شود:

$$n_k = |\underline{V}_{ref}| |\underline{V}_k| \cos(\angle \underline{V}_{ref}, \underline{V}_k) \quad , \quad k=1,2,\dots,6$$

با فرض نرمالیزه بودن بردارهای حالت سویچینگ (\underline{V}_k) ، ضرب داخلی معادله (۳) به صورت زیر نوشته می‌شود:

$$n_k = |\underline{V}_{ref}| \times \cos(\theta) \quad (4)$$

با توجه به معادله (۴)، نزدیکترین بردار \underline{V}_k به بردار \underline{V}_{ref} بزرگترین n_k را نتیجه می‌دهد. بنابراین، به‌عنوان مثال چنانچه بردار مرجع در داخل سکتوری که با دو بردار \underline{V}_i و \underline{V}_{i+1} مشخص می‌شود قرار گرفته باشد، در بین n_k ها $(k=1,2,\dots,6)$ ، n_i و n_{i+1} دو بزرگترین مقدارند. بنابراین چنانچه یک لایه رقابتی دو بزرگترین n_k را انتخاب کند، دو بردار ولتاژ سویچینگ \underline{V}_i و \underline{V}_{i+1} بایستی در بازسازی ولتاژ مرجع مورد استفاده قرار گیرند.

با استفاده از تکنیک کلاسه‌بندی بردارها، دو نورن برنده رقابت، n_i و n_{i+1} ، توسط معادله (۵) محاسبه می‌شوند:

سیستم کنترلی را نیز فراهم می‌سازد و کیفیت ولتاژ خروجی را به‌طور قابل ملاحظه‌ای بهبود می‌بخشد. روند ارائه مطالب در این مقاله به صورت زیر است:

ابتدا روش مدولاسیون بردار فضایی مبتنی بر کلاسه‌بندی بردارها برای کنترل مبدل‌های دوسطی سه فاز بیان می‌شود؛ در ادامه به‌عنوان حالتی خاص، مدولاسیون بردار فضایی مبتنی بر کلاسه‌بندی بردارها برای کنترل یک اینورتر منبع ولتاژ سه‌سطحی مطرح می‌شود. سپس در حالت کلی، روش مورد نظر برای یک مبدل m سطحی نوعی تعمیم داده شده و الگوریتمی عمومی برای انجام محاسبات به شکل بسته برای اجرای دیجیتال ارائه می‌شود. کارایی روش و صحت معادلات تحلیلی به‌دست آمده به کمک شبیه‌سازی رایانه‌ای به اثبات رسیده است.

۲- مدولاسیون بردار فضایی

استراتژی مدولاسیون بردار فضایی بر اساس بازسازی بردار ولتاژ مرجع نمونه برداری شده به کمک بردارهای حالت سویچینگ یک اینورتر منبع ولتاژ سه فاز در طول یک پریود نمونه‌برداری، استوار است [۱۳]. در این روش در طول یک پریود نمونه‌برداری، ولت-ثانیه بردار ولتاژ مرجع با جمع ولت-ثانیه بردارهای ولتاژ قابل دسترسی در خروجی اینورتر به‌طور برداری مساوی قرار داده می‌شوند. به عبارت دیگر:

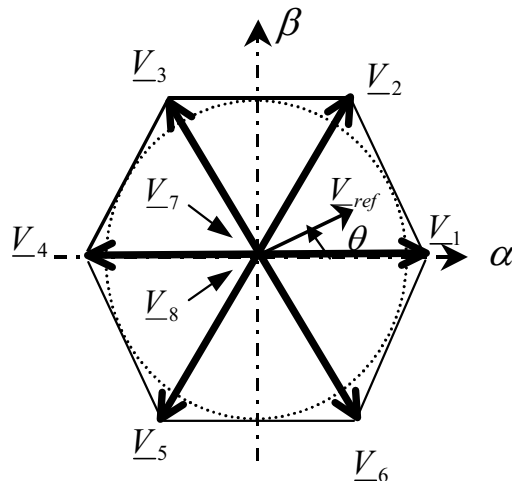
$$\underline{V}_{ref} T = \underline{V}_i t_i + \underline{V}_{i+1} t_{i+1} + \underline{V}_0 t_0 \quad (1)$$

که در آن، T پریود نمونه‌برداری، \underline{V}_i و \underline{V}_{i+1} دو نزدیکترین بردار سویچینگ غیر صفر به بردار مرجع، t_i و t_{i+1} به ترتیب دوره زمانی اعمال دو بردار غیر صفر \underline{V}_i و \underline{V}_{i+1} و t_0 مدت زمان اعمال بردار صفر، \underline{V}_0 ، می‌باشند. زمان اعمال هر کدام از بردارهای ذکر شده از معادلات زیر محاسبه می‌شوند.

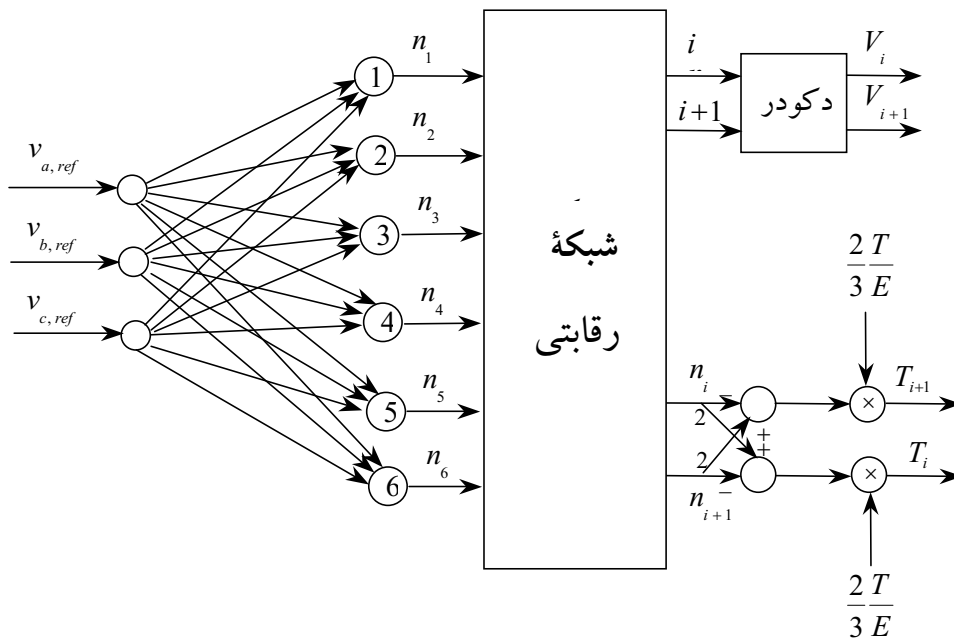
$$\begin{aligned} t_i &= mT \sin(60 - \theta) \\ t_{i+1} &= mT \sin(\theta) \\ t_0 &= T - t_i - t_{i+1} \end{aligned} \quad (2)$$

در این معادلات m اندیس مدولاسیون و برای یک اینورتر

$$\text{منبع ولتاژ به صورت } m = \frac{2}{\sqrt{3}} \frac{|\underline{V}_{ref}|}{E} \text{ تعریف می‌شود. } \underline{V}_{ref}$$



شکل ۱- نمایش بردارهای ولتاژ فضایی (بردارهای سویچینگ) و سکتورهای شش گانه در صفحه $(\alpha\beta)$ برای یک اینورتر منبع ولتاژ سه فاز.



شکل ۲- نمودار جعبه‌ای اجرای SVM با کلاسه بندی بردارها برای اینورتر منبع ولتاژ

$$\frac{2T}{3E} \begin{bmatrix} 2 & -1 \\ -1 & 2 \end{bmatrix} \begin{bmatrix} n_i \\ n_{i+1} \end{bmatrix} = \frac{2}{\sqrt{3}} \frac{|V_{ref}|}{E} \begin{bmatrix} \sin(60^\circ - \theta) \\ \sin(\theta) \end{bmatrix} \quad (7)$$

بردار سمت راست معادله (۷)، مدت زمان اعمال هر یک از بردارهای حالت سویچینگ V_i و V_{i+1} (t_{i+1}, t_i) است که

$$\begin{bmatrix} n_i \\ n_{i+1} \end{bmatrix} = |V_{ref}| \cdot \begin{bmatrix} \cos(\theta) \\ \cos(60^\circ - \theta) \end{bmatrix} \quad (5)$$

با توجه به این که:

$$\begin{bmatrix} \cos(\theta) \\ \cos(60^\circ - \theta) \end{bmatrix} = \frac{2}{\sqrt{3}} \begin{bmatrix} 1 & 0.5 \\ 0.5 & 1 \end{bmatrix} \begin{bmatrix} \sin(60^\circ - \theta) \\ \sin(\theta) \end{bmatrix} \quad (6)$$

با جایگذاری (۶) در (۵) و بازنویسی (۵) خواهیم داشت:

می‌تواند به‌طور معادل از معادله سمت چپ این معادله و به صورت زیر محاسبه شود:

$$\begin{bmatrix} t_i \\ t_{i+1} \end{bmatrix} = \frac{2T}{3E} \begin{bmatrix} 2 & -1 \\ -1 & 2 \end{bmatrix} \begin{bmatrix} n_i \\ n_{i+1} \end{bmatrix}, \quad t_0 = T - t_i - t_{i+1} \quad (8)$$

با به‌کارگیری این تکنیک، محاسبات SVM به‌جای استفاده از توابع غیر خطی مثلثاتی به کمک جمع و ضربهای ساده انجام می‌گیرند.

در ادامه، روش عمومی برای اجرای SVM مبتنی بر الگوریتم کلاسه‌بندی بردارها برای مبدلهای چند سطحی پیشنهاد و ارائه می‌شود. ابتدا روش پیشنهادی برای یک مبدل سه سطحی مطرح و فرموله و بر اساس آن روشی عمومی برای محاسبه لحظات سویچینگ یک مبدل m سطحی نوعی ارائه می‌شود.

۴- کنترل یک اینورتر سه سطحی سه فاز با استفاده از روش پیشنهادی

۴-۱- ساختار کلی اینورتر سه سطحی و حالت‌های سویچینگ مربوطه به آن

شکل (۳) ساختار کلی یک اینورتر منبع ولتاژ سه سطحی را نشان می‌دهد. از آنجا که در این نوع اینورتر، سه سطح متفاوت ولتاژ در هر فاز خروجی وجود دارد، تعداد حالت‌های مجاز سویچینگ این مبدل ۲۷ است. اگر تبدیل پارک به این ۲۷ حالت سویچینگ مجاز اعمال شود، نتیجه حاصل در صفحه $(\alpha\beta)$ ، ۱۸ بردار غیرصفر متمایز $(\underline{V}_k, k=1,2,\dots,18)$ و یک بردار صفر (\underline{V}_0) خواهد بود، شکل (۴).

۴-۲- بردارهای ولتاژ و طول مدت اعمال آنها

در روش SVM در مبدلهای دو سطحی بهترین بازسازی بردار ولتاژ مرجع وقتی به‌دست می‌آید که از بین تمام بردارهای حالت سویچینگ، دو نزدیکترین بردار غیرصفر به بردار مرجع و بردار صفر انتخاب شوند [۱۳]. به‌طور مشابه در روش SVM

در مبدلهای چندسطحی بردار ولتاژ مرجع توسط سه نزدیکترین بردار سویچینگ به آن بازسازی می‌شود [۱۴]. به‌عنوان مثال چنانچه انتهای بردار ولتاژ مرجع مطابق شکل (۵) در مثلث شماره ۳ سکتور اول واقع شده باشد، بر اساس استراتژی مدولاسیون بردار فضایی خواهیم داشت:

$$\begin{aligned} \underline{V}_{ref} T &= \underline{V}_1 t_1 + \underline{V}_3 t_3 + \underline{V}_4 t_4, \quad \underline{V}_{ref} = V(\cos\theta + i\sin\theta) \\ t_1 + t_3 + t_4 &= T, \quad V = |\underline{V}_{ref}| \end{aligned} \quad (9-f)$$

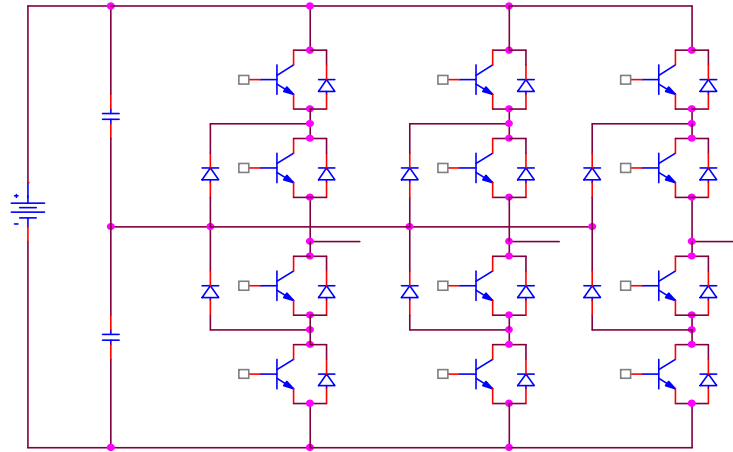
$$\underline{V}_1 = E/2, \quad \underline{V}_3 = E\sqrt{3}/2 \cdot e^{i\frac{\pi}{6}}, \quad \underline{V}_4 = E/2 \cdot e^{i\frac{\pi}{3}} \quad (9-b)$$

با اعمال این تبدیل به معادلات (۱) و (۲)، معادلات زمانهای اعمال نزدیکترین سه بردار به بردار مرجع به صورت زیر نتیجه می‌شوند:

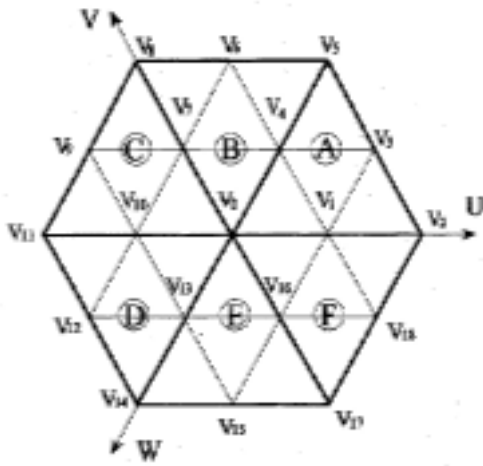
$$\begin{bmatrix} t_1 \\ t_3 \\ t_4 \end{bmatrix} = \begin{bmatrix} T & 0 & -\frac{4}{\sqrt{3}}V\frac{T}{E} \\ -T & 2V\frac{T}{E} & \frac{2}{\sqrt{3}}V\frac{T}{E} \\ T & -2V\frac{T}{E} & \frac{2}{\sqrt{3}}V\frac{T}{E} \end{bmatrix} \begin{bmatrix} 1 \\ \cos\theta \\ \sin\theta \end{bmatrix} \quad (10)$$

برای تعمیم روش کلاسه‌بندی بردارها برای اجرای روش SVM در مبدلهای سه سطحی لازم است از یک لایه رقابتی تعمیم یافته استفاده شود. در این حالت نیز خروجیهای دو نون برنده رقابت در بازسازی \underline{V}_{ref} به‌کار گرفته می‌شوند. از معادله (۵) مشخص است که برای توسعه الگوریتم برای مبدلهای سه‌سطحی، بایستی $\cos\theta$ و $\sin\theta$ در معادله (۱۰) توسط $\cos\theta$ و $\cos(60-\theta)$ محاسبه شوند. به بیان دیگر می‌توان نوشت:

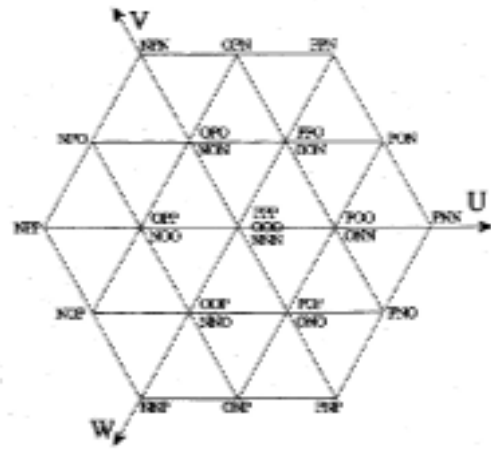
$$\begin{bmatrix} 1 \\ \cos\theta \\ \cos(60^\circ - \theta) \end{bmatrix} = H \begin{bmatrix} 1 \\ \cos\theta \\ \sin\theta \end{bmatrix}, \quad H = \begin{bmatrix} 1 & 0 & 0 \\ 0 & 1 & 0 \\ 0 & \frac{1}{2} & \frac{\sqrt{3}}{2} \end{bmatrix} \quad (11)$$



شکل ۳- ساختار عمومی یک اینورتر منبع ولتاژ سه سطحی سه فاز DCMI.

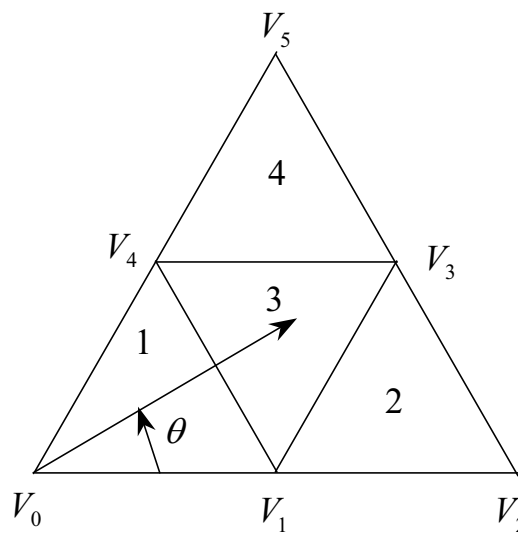


(ب)



(الف)

شکل ۴- بردارهای ولتاژ فضایی یک اینورتر منبع ولتاژ سه سطحی سه فاز به همراه حالات مجاز سویچینگ.



شکل ۵- ساختار کلی یک سکتور (سکتور اول) برای محاسبه زمانهای سویچینگ سه نزدیکترین بردار به بردار مرجع.

با اعمال این تبدیل به معادلات (۵) و (۱۰)، زمانهای اعمال نزدیکترین سه بردار به بردار مرجع به صورت زیر نتیجه می‌شوند:

$$\begin{bmatrix} t_1 \\ t_3 \\ t_4 \end{bmatrix} = \begin{bmatrix} T & \frac{4T}{3E} & -\frac{8T}{3E} \\ -T & \frac{4T}{3E} & \frac{4T}{3E} \\ T & -\frac{8T}{3E} & \frac{4T}{3E} \end{bmatrix} \begin{bmatrix} 1 \\ n_i \\ n_{i+1} \end{bmatrix} \quad (12)$$

۴-۳- نحوه تشخیص نواحی مربوط به مثلثهای چهارگانه

برای تشخیص شماره مثلی که انتهای بردار ولتاژ مرجع در آن قرار دارد، ساختاری متشکل از چهار مسیر مطابق شکل (۶) پیشنهاد می‌شود. هر مسیر وظیفه تشخیص وجود انتهای بردار مرجع را در مثلث هم شماره با خودش دارد. به بیان دیگر، این ساختار طوری طراحی شده است که مسیری که هم شماره با مثلث حاوی انتهای بردار ولتاژ مرجع است، دارای خروجی یک بوده و بقیه مسیرها دارای خروجی صفر باشند. شکل (۷) جزئیات مربوط به ساختار مسیر سوم را نشان می‌دهد.

ماتریس موجود در این مسیر بیان ریاضی عملکرد شبکه عصبی مورد استفاده در ساختار پیشنهاد شده است. ماتریس مربوط به مسیر سوم در معادله (۱۳) آورده شده است. سه مسیر دیگر شکل (۶) نیز بر طبق همین روش طراحی می‌شوند. قابل ذکر است که ضرایب این ماتریسها نسبت به اندازه ولتاژ منبع DC نرمالیزه شده‌اند.

$$\begin{bmatrix} 0 & 1 & 0 \\ \sqrt{3} & -1 & 0 \\ -\sqrt{3} & -1 & \frac{\sqrt{3}}{2} \end{bmatrix} \quad (13) \quad \text{ماتریس مربوط به مسیر اول}$$

ذکر این نکته ضروری است که برای اینکه بتوانیم در تمامی سکتورهای شش گانه از ساختار ارائه شده برای تشخیص شماره مثلی که انتهای بردار مرجع در آن قرار دارد استفاده کنیم، لازم است این ساختار را مطابق با شکل (۸) اصلاح کنیم. جعبه اضافه شده در شکل (۸) که با جعبه تصویرکننده مشخص

شده است، با اضافه کردن و یا کم کردن مضارب صحیحی از $\frac{\pi}{3}$ به فاز بردار ولتاژ مرجع، سکتوری که انتهای بردار مرجع در آن قرار دارد را به سکتور (۱) تصویر می‌کند.

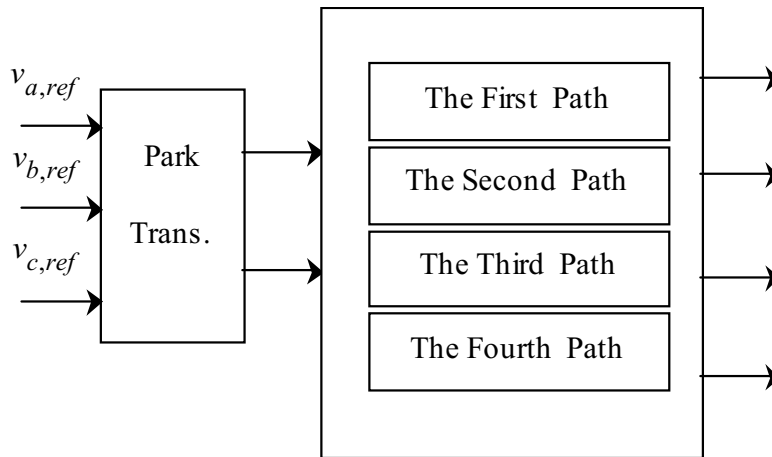
۵- کنترل یک اینورتر منبع ولتاژ m سطحی سه فاز با استفاده از روش SVM پیشنهادی

۵-۱- ساختار یک اینورتر m سطحی سه فاز و حالت‌های سویچینگ مربوط به آن

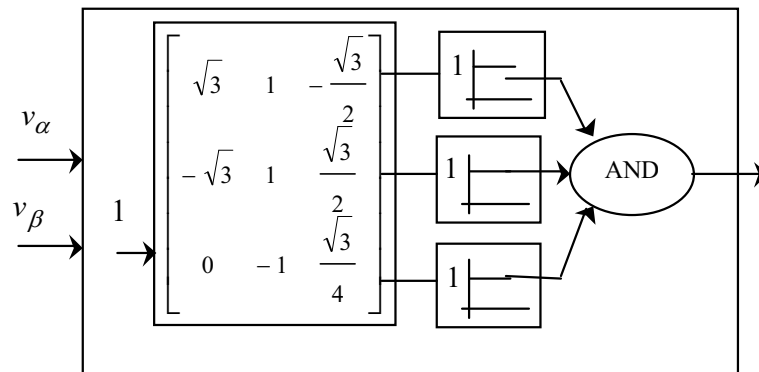
شکل (۹) ساختار کلی یک فاز یک اینورتر m سطحی سه فاز DCMI را نشان می‌دهد. از آنجا که در این نوع اینورتر m سطح متفاوت ولتاژ در هر فاز خروجی وجود دارد، تعداد حالت‌های مجاز و متمایز سویچینگ این مبدل m^3 است. اگر تبدیل پارک به این m^3 حالت سویچینگ مجاز اعمال شود نتیجه حاصل در صفحه $(\alpha\beta)$ ، $3m(m-1)$ بردار غیر صفر متمایز $(\underline{V}_k, k=1,2,\dots,3m(m-1))$ که یک شش ضلعی منتظم به مرکز صفحه $(\alpha\beta)$ را شکل می‌دهند و یک بردار صفر (\underline{V}_0) واقع در مرکز این صفحه خواهد بود. در شکل (۱۰) شکل کلی سکتور اول نشان داده شده است.

۵-۲- بردارهای ولتاژ و طول مدت اعمال آنها

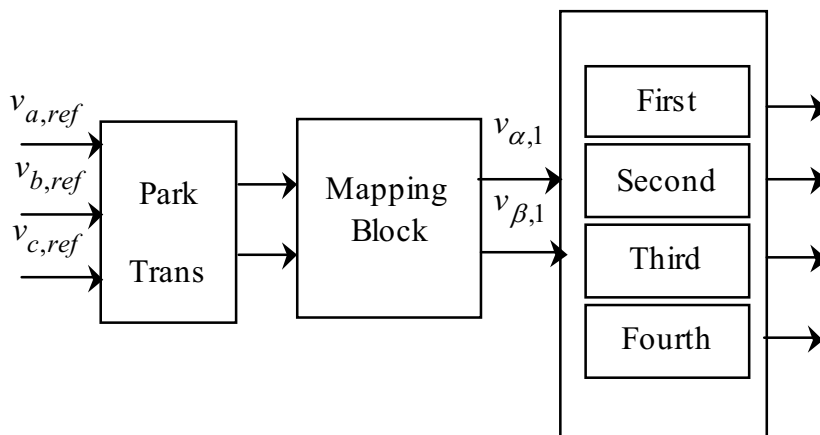
در بازسازی بردار ولتاژ مرجع، ابتدا بایستی مثلی که انتهای بردار مرجع در آن قرار می‌گیرد، مشخص شود. در یک مبدل m سطحی، تعداد کل مثلثهای ایجاد شده در یک سکتور برابر $(m-1)^2$ و تعداد کل بردارهای متمایز ایجاد شده برابر $3m(m-1)$ خواهد بود. همان‌طور که از شکل (۸) پیداست، هر سکتور دارای $(m-1)$ لایه است. اگر این لایه‌ها را از ۲ تا m شماره گذاری کنیم $(m, 3, 2, q)$ ، تعداد مثلثها در لایه l ام، برابر با $(2l-3)$ است. حال مثلثهای هر لایه را از یک به بالا شماره گذاری می‌کنیم. یک سکتور با بزرگترین مثلی که راس آن بر مبدأ صفحه مختصات منطبق است مشخص می‌شود. حال لایه ۱ ام سکتور اول از یک اینورتر m سطحی با تعداد لایه $m-1$ $(l=2,3,\dots,m)$ را در نظر می‌گیریم. رئوس اصلی



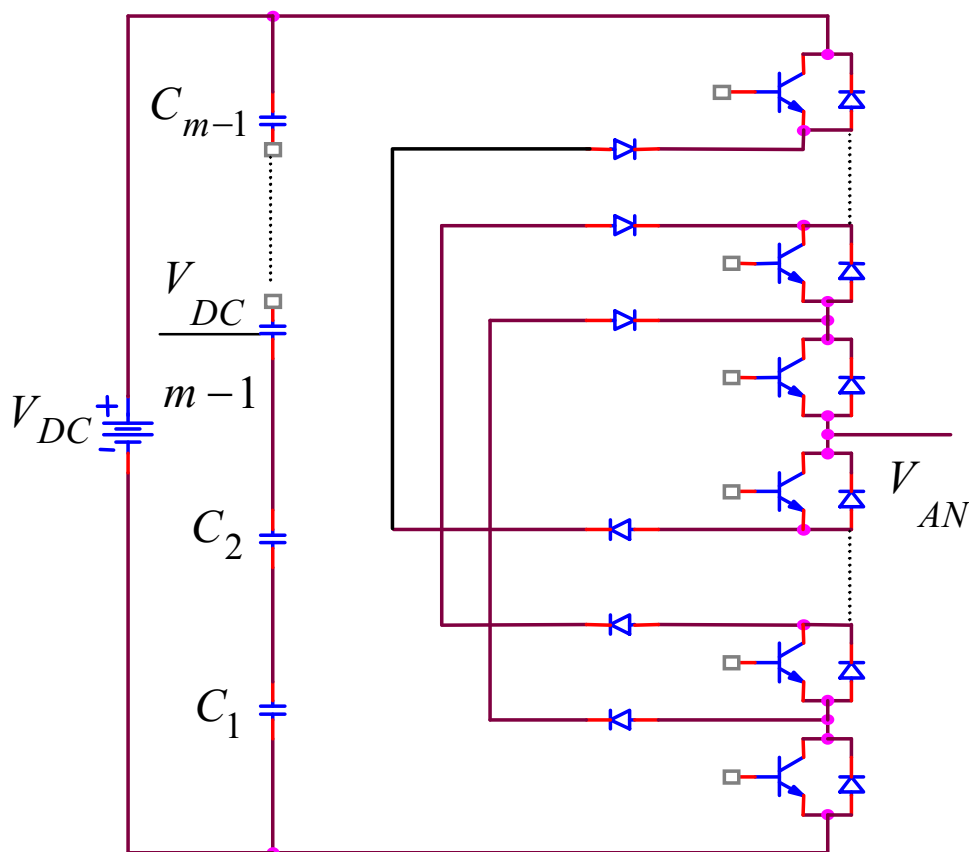
شکل ۶- ساختار پیشنهادی چهار مسیره برای تشخیص مکان بردار ولتاژ مرجع در سکتور اول.



شکل ۷- ساختار دقیق مسیره سوم از مسیره‌های چهارگانه در تشخیص مثلث‌های چهارگانه.



شکل ۸- ساختار چهار مسیره اصلاح شده برای تشخیص مکان بردار ولتاژ مرجع در سکتورهای شش گانه.



شکل ۹- ساختار کلی یک اینورتر منبع ولتاژ m سطحی DCMI.

همان‌طور که از شکل (۱۰) مشخص است با شروع از راس P_1 ، از هر راس P_j ($j=1,2,\dots,1-2$) دو مثلث ساخته می‌شود و تنها راس ($1-1$) ام است که یک مثلث را شکل می‌دهد. برای به‌دست آوردن سایر رئوس مثلث‌های لایه 1 ام (بردارهای سویچینگ) فرض می‌کنیم در نقطه زام یا P_j و در لایه 1 ام ($1=2,3,\dots,m$) قرار داریم. مسئله را در دو حالت ممکن مورد بررسی قرار می‌دهیم:

حالت اول: $j \neq 1-1$

در این حالت همان‌طور که قبلاً اشاره شد، دو مثلث جدید ساخته می‌شود. اگر دو راس دیگر مثلث ایجاد شده با شماره فرد را با P_{j,e_1} و P_{j,e_2} و دو راس دیگر مثلث با شماره زوج را با P_{j,e_1} و P_{j,e_2} بنامیم، شکل (۱۰)، خواهیم داشت:

موجود در این لایه انتهای بردارهای سویچینگ متعلق به لایه 1 ام را مشخص می‌کنند و با $P_1, P_2, \dots, P_j, \dots, P_{1-1}$ نامگذاری شده‌اند. در این صورت می‌توان نوشت:

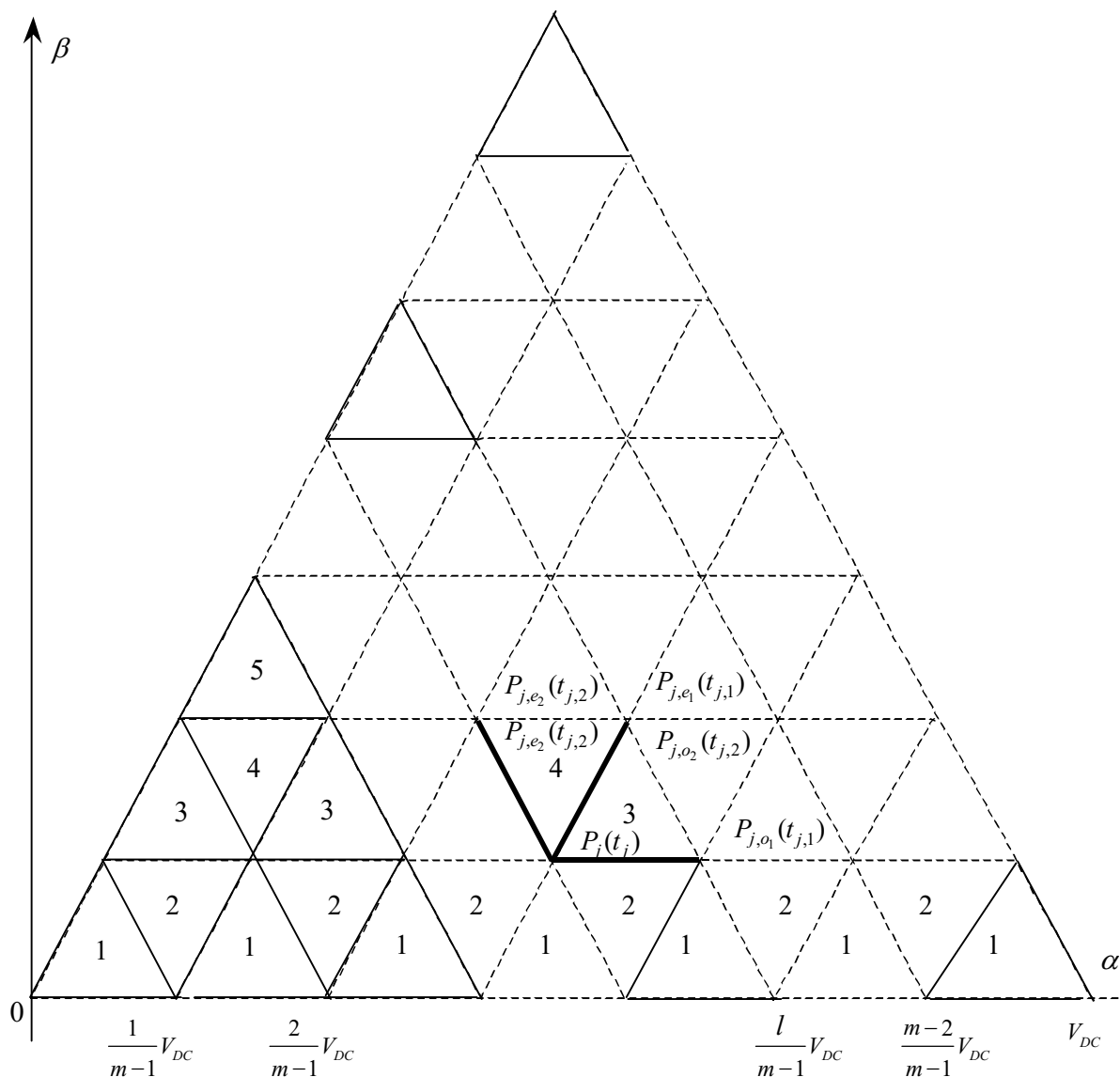
$$P_1 = \frac{1-2}{m-1} V_{DC} \quad \text{نقطه شروع:} \quad (14)$$

با توجه به شکل (۱۰) سایر بردارهای سویچینگ P_j ($j=2,3,\dots,q-1$) از معادله زیر محاسبه می‌شوند:

(۱۵)

$$P_j = P_1 + (j-1) \left(-\frac{1}{2} + \frac{\sqrt{3}}{2} i \right) \frac{V_{DC}}{m-1} \quad \text{و } (j=1,2,\dots,1-1)$$

$$P_j = \frac{1-2}{m-1} V_{DC} + (j-1) \left(-\frac{1}{2} + \frac{\sqrt{3}}{2} i \right) \frac{V_{DC}}{m-1}$$



شکل ۱۰- شکل کلی سکتور اول در حالت m سطحی.

در این حالت فقط یک مثلث با شماره فرد ساخته می‌شود.

اگر دو راس دیگر آن را (به غیر از P_{l-1}) بنامیم، خواهیم داشت:

$$P_{l-1,0_1} = P_{l-1} + \frac{V_{DC}}{m-1} \quad (17)$$

$$P_{l-1,0_2} = P_{l-1} + \left(\frac{1}{2} + \frac{\sqrt{3}}{2}i\right) \frac{V_{DC}}{m-1}$$

حال پس از مشخص شدن مختصات رئوس هر مثلث بر حسب شماره لایه و شماره راس اصلی آن، لازم است معادلات زمانی سویچینگ بردارهای ولتاژ تشکیل‌دهنده یک مثلث را

$$\begin{aligned} P_{j,0_1} &= P_j + \frac{V_{DC}}{m-1} \\ P_{j,0_2} &= P_j + \left(\frac{1}{2} + \frac{\sqrt{3}}{2}i\right) \frac{V_{DC}}{m-1} \\ P_{j,e_1} &= P_j + \left(\frac{1}{2} + \frac{\sqrt{3}}{2}i\right) \frac{V_{DC}}{m-1} \\ P_{j,e_2} &= P_j + \left(-\frac{1}{2} + \frac{\sqrt{3}}{2}i\right) \frac{V_{DC}}{m-1} \end{aligned} \quad (16)$$

$$j=1-l$$

حالت دوم:

$$P_j \cdot t_j + P_{j,o_1} \cdot t_{j,1} + P_{j,o_2} \cdot t_{j,2} = \underline{V}_{ref} \cdot T \quad (20)$$

$$t_j + t_{j,1} + t_{j,2} = T$$

برای حل دستگاه معادلات بالا، پس از جایگذاری P_{j,o_1} ، P_j و P_{j,o_2} داریم:

$$\frac{V_{DC}}{m-1} \left(\left(1 - \frac{1}{2}(j+3)\right)t_j + \left(1 - \frac{1}{2}(j+1)\right)t_{j,1} + \left(1 - \frac{1}{2}(j+2)\right)t_{j,2} \right) + \frac{V_{DC}}{m-1} \cdot \frac{\sqrt{3}}{2} \left((j-1)t_j + (j-1)t_{j,1} + (j)t_{j,2} \right) i = V \cdot T \cdot (\cos \theta + i \sin \theta) t_j + t_{j,1} + t_{j,2} = T \quad (21)$$

یا:

$$(1) \frac{V_{DC}}{m-1} \left[\left(1 - \frac{1}{2}(j+3)\right)t_j + \left(1 - \frac{1}{2}(j+1)\right)t_{j,1} + \left(1 - \frac{1}{2}(j+2)\right)t_{j,2} \right] = V \cdot T \cdot \cos \theta$$

$$(2) \frac{V_{DC}}{m-1} \cdot \frac{\sqrt{3}}{2} \left[(j-1)t_j + (j-1)t_{j,1} + (j)t_{j,2} \right] = V \cdot T \cdot \sin \theta$$

$$(3) t_j + t_{j,1} + t_{j,2} = T \{ t_j, t_{j,1}, t_{j,2} \}$$

حال معادلات بالا را به شکل ماتریسی بازنویسی می‌کنیم:

(23)

$$\begin{bmatrix} \frac{V_{DC}}{m-1} \left(1 - \frac{1}{2}(j+3)\right) & \frac{V_{DC}}{m-1} \left(1 - \frac{1}{2}(j+1)\right) & \frac{V_{DC}}{m-1} \left(1 - \frac{1}{2}(j+2)\right) \\ \frac{V_{DC}}{m-1} \cdot \frac{\sqrt{3}}{2} (j-1) & \frac{V_{DC}}{m-1} \cdot \frac{\sqrt{3}}{2} (j-1) & \frac{V_{DC}}{m-1} \cdot \frac{\sqrt{3}}{2} (j) \\ 1 & 1 & 1 \end{bmatrix} \begin{bmatrix} t_j \\ t_{j,1} \\ t_{j,2} \end{bmatrix} = \begin{bmatrix} VT \cos \theta \\ VT \sin \theta \\ T \end{bmatrix}$$

در تساوی بالا، اگر ماتریس ضرایب را FI ، ماتریس مجهولات

را BI^* و ماتریس مقادیر ثابت را GI بنامیم، خواهیم داشت:

به دست آوریم. در ادامه فرض کنید انتهای بردار مرجع در مثلثی با رئوسی به مختصات P_j ، $P_{j,1}$ و $P_{j,2}$ قرار گرفته باشد. با توجه به معادلات اساسی مدولاسیون بردار فضایی خواهیم داشت:

$$\underline{V}_{ref} = V(\cos \theta + i \sin \theta) \quad (18)$$

$$V = |\underline{V}_{ref}|$$

و

$$P_j \cdot t_j + P_{j,1} \cdot t_{j,1} + P_{j,2} \cdot t_{j,2} = \underline{V}_{ref} \cdot T$$

$$t_j + t_{j,1} + t_{j,2} = T$$

که در آن t_j ، $t_{j,1}$ و $t_{j,2}$ به ترتیب زمانهای مربوط به بردارهای P_j ، $P_{j,1}$ و $P_{j,2}$ بردار ولتاژ مرجع مورد نظر برای تخمین در خروجی اینورتر، و T پریود نمونه برداری در یک سیکل تخمین \underline{V}_{ref} است. حال با توجه به شماره لایه یا 1، شماره راس اصلی مثلث مورد نظر، یا j و شماره مثلث از نظر زوج یا فرد بودن، به انجام محاسبات به صورت تحلیلی می‌پردازیم. محاسبات مزبور در دو حالت زوج یا فرد بر حسب شماره مثلث مورد نظر صورت پذیرفته است. لازم به ذکر است که مطالبی که ارائه می‌شود، برای نقطه P_{1-1} نیز معتبر است. با این تفاوت که در این نقطه مثلثی با شماره زوج وجود ندارد.

ابتدا فرض می‌کنیم در لایه 1 ام ($1 = 2, 3, \dots, m$) و در راس j ام ($j = 1, 2, \dots, 1-1$) و در مثلثی با شماره فرد قرار داریم. خواهیم داشت:

(19)

$$P_j = \frac{1-2}{m-1} V_{DC} + (j-1) \left(-\frac{1}{2} + \frac{\sqrt{3}}{2} i \right) \frac{V_{DC}}{m-1} = \frac{V_{DC}}{m-1} \left[1 - \frac{1}{2}(j+3) + \frac{\sqrt{3}}{2}(j-1)i \right]$$

$$P_{j,o_1} = P_j + \frac{V_{DC}}{m-1} = \frac{V_{DC}}{m-1} \left[1 - \frac{1}{2}(j+1) + \frac{\sqrt{3}}{2}(j-1)i \right]$$

$$P_{j,o_2} = P_j + \left(\frac{1}{2} + \frac{\sqrt{3}}{2} i \right) \frac{V_{DC}}{m-1} = \frac{V_{DC}}{m-1} \left[1 - \frac{1}{2}(j+2) + \frac{\sqrt{3}}{2}(j)i \right]$$

با توجه به معادلات اساسی مدولاسیون بردار فضایی خواهیم داشت:

$$A1 = \begin{bmatrix} (1-1)T & -\frac{2(m-1)VT}{3} \frac{V_{DC}}{V_{DC}} & -\frac{2(m-1)VT}{3} \frac{V_{DC}}{V_{DC}} \\ (j-1+1)T & \frac{4(m-1)VT}{3} \frac{V_{DC}}{V_{DC}} & -\frac{2(m-1)VT}{3} \frac{V_{DC}}{V_{DC}} \\ (1-j)T & -\frac{2(m-1)VT}{3} \frac{V_{DC}}{V_{DC}} & \frac{4(m-1)VT}{3} \frac{V_{DC}}{V_{DC}} \end{bmatrix}$$

ماتریس A1، ماتریس ضرایب زمانهای سویچینگ برحسب شماره لایه و راس مثلث در مثلثهای با شماره فرد است، وقتی که توسط بردار پایه $[1 \cos \theta \cos(60^\circ - \theta)]^T$ محاسبه شود.

با روندی مشابه اگر در لایه l ام ($l=2,3,\dots,m$) و در راس j ام ($j=1,2,\dots,1-1$) و در مثلثی با شماره زوج قرار گیریم خواهیم داشت:

$$\begin{bmatrix} t_j \\ t_{j,1} \\ t_{j,2} \end{bmatrix} = A_2 \cdot \begin{bmatrix} 1 \\ \cos \theta \\ \cos(60^\circ - \theta) \end{bmatrix},$$

$$A_2 = \begin{bmatrix} jT & \frac{2(m-1)VT}{3} \frac{V_{DC}}{V_{DC}} & -\frac{4(m-1)VT}{3} \frac{V_{DC}}{V_{DC}} \\ (2-1)T & \frac{2(m-1)VT}{3} \frac{V_{DC}}{V_{DC}} & \frac{2(m-1)VT}{3} \frac{V_{DC}}{V_{DC}} \\ (1-j-1)T & -\frac{4(m-1)VT}{3} \frac{V_{DC}}{V_{DC}} & \frac{2(m-1)VT}{3} \frac{V_{DC}}{V_{DC}} \end{bmatrix} \quad (28)$$

مشخص است که $(m-1)^2$ دستگاه معادلات سه بعدی خطی که برای اعمال زمانهای سویچینگ نیازند با دو ماتریس ساده سه بعدی و با تغییرات l و j قابل محاسبه اند. این مزیت در ارائه شکل بسته معادلات زمانهای سویچینگ، حجم محاسبات را به نحو چشمگیری کاهش داده و پیاده سازی آن را به صورت دیجیتالی و با یک الگوریتم ساده امکانپذیر می سازد.

برای اجرای مدولاسیون بردار فضایی و اعمال بردارهای سویچینگ، لازم است که شماره مثلث حاوی انتهای بردار مرجع نیز به صورت زمان حقیقی مشخص شود. قسمت بعد به

$$Bl^* = \begin{bmatrix} -\frac{(m-1)V \cdot T \cdot \cos \theta}{V_{DC}} - \frac{(m-1)\sqrt{3} \cdot V \cdot T \cdot \sin \theta}{3V_{DC}} + (1-1)T \\ \frac{(m-1)V \cdot T \cdot \cos \theta}{V_{DC}} - \frac{(m-1)\sqrt{3} \cdot V \cdot T \cdot \sin \theta}{3V_{DC}} + (j-1+1)T \\ \frac{2(m-1)\sqrt{3} \cdot V \cdot T \cdot \sin \theta}{3V_{DC}} + (1-j)T \end{bmatrix}$$

حال طبق آنچه در قسمت قبل برای سه سطحی ارائه شده لازم است ماتریس Bl^* را برحسب $[1 \cos \theta \cos(60^\circ - \theta)]^T$ بازنویسی کنیم. برای این منظور، ابتدا آن را برحسب $[1 \cos \theta \sin \theta]^T$ به صورت زیر بازنویسی می کنیم:

$$Bl^* = Bl \begin{bmatrix} 1 \\ \cos \theta \\ \sin \theta \end{bmatrix} = \begin{bmatrix} (1-1)T & -\frac{(m-1)VT}{V_{DC}} & -\frac{(m-1)\sqrt{3}VT}{3V_{DC}} \\ (j-1+1)T & \frac{(m-1)VT}{V_{DC}} & -\frac{(m-1)\sqrt{3}VT}{3V_{DC}} \\ (1-j)T & 0 & \frac{2(m-1)\sqrt{3}VT}{3V_{DC}} \end{bmatrix} \quad (25)$$

$$\begin{bmatrix} 1 \\ \cos \theta \\ \sin \theta \end{bmatrix}$$

که در آن m ، تعداد سطوح اینورتر، $V = |V_{ref}|$ اندازه بردار ولتاژ مرجع، V_{DC} (یا همان E) اندازه ولتاژ منبع DC و T پریود نمونه برداری سویچینگ است.

باز مطابق آنچه برای حالت سه سطحی بیان شد، با تعریف H از $[1 \cos \theta \sin \theta]^T$ به $[1 \cos \theta \cos(60^\circ - \theta)]^T$ ، ماتریس Bl^* را به صورت زیر بازنویسی می کنیم:

$$Bl^* = Bl \begin{bmatrix} 1 \\ \cos \theta \\ \sin \theta \end{bmatrix} = A1 \cdot \begin{bmatrix} 1 \\ \cos \theta \\ \cos(60^\circ - \theta) \end{bmatrix} \quad (26)$$

که در آن:

تعمیم ساختار چهارمسیره که در قسمت (۴-۳) برای تشخیص مثلثهای چهارگانه در حالت سه‌سطحی ارائه شده بود برای به‌کارگیری در حالت m سطحی می‌پردازد.

۳-۵- استفاده از یک شبکه عصبی کلاسه‌کننده برای تشخیص نواحی $(m-1)^2$ گانه در حالت m سطحی

با توجه به آنچه قبلاً بیان شد، برای اجرای مدولاسیون بردار فضایی در حالت m سطحی، باید مکان انتهایی بردار ولتاژ مرجع را که در یکی از مثلثهای $(m-1)^2$ گانه است، تشخیص دهیم. این کار توسط یک شبکه عصبی کلاسه‌کننده مطابق آنچه در قسمت (۴-۳) ارائه شد، انجام شده است. ساختار این شبکه نیز مانند ساختار ارائه شده در شکل (۸) است، با این تفاوت که به‌جای چهار مسیر دارای $(m-1)^2$ مسیر است. البته در ادامه اثبات خواهیم کرد که ساختار $(m-1)^2$ مسیری مورد نظر به یک ساختار دو مسیری همراه با یک الگوریتم دوری برای تشخیص مکان انتهایی بردار مرجع تقلیل می‌یابد. همچنین ساختار هر مسیر نیز مانند ساختار ارائه شده در شکل (۷) است. برای تکمیل این مطلب کافی است که شکل عمومی ماتریسهای موجود در هر مسیر را که حاوی ضرایب خطوط تشکیل‌دهنده مثلثها یا نواحی سویچینگ‌اند، مشخص کنیم.

برای این منظور نقطه‌ای را در نظر می‌گیریم که در لایه ۱ ام واقع شده باشد و در این لایه دارای شماره j باشد. همان‌طور که قبلاً نیز بیان شد، چنین نقطه‌ای می‌تواند معرف دو مثلث باشد که یکی دارای شماره فرد و دیگری دارای شماره زوج است. اگر تمامی مثلثها را به‌ترتیب از داخلی‌ترین لایه به بیرون شماره‌گذاری کنیم $(1, 2, 3, \dots, (m-1)^2)$ ، شماره این دو مثلث به‌ترتیب $(1-2)^2 + 2(j-1) + 2$ و $(1-2)^2 + 2(j-1) + 1$ خواهد بود، به طوری که این شماره از $(1-1)^2 + 2(1-3) = (1-1)^2 + 2(1-1) + 1$ بزرگتر نشود. به عبارت دیگر، به‌ازای $j=1-1$ ، مثلثی با شماره $(1-2)^2 + 2(j-1) + 2$ وجود نخواهد داشت.

حال ماتریسهای حاوی ضرایب معادله خطوط تشکیل‌دهنده در مثلث با شماره‌های $(1-2)^2 + 2(j-1) + 1$ و $(1-2)^2 + 2(j-1) + 2$ از ساختار $(m-1)^2$ مسیری به‌کار رفته در تشخیص نواحی مثلثی $(m-1)^2$ گانه‌اند. یادآوری این نکته ضروری است که با $j=1-1$ ، مثلث یا ماتریسی با شماره $(1-2)^2 + 2(j-1) + 2, j=1-1$ یا $(1-2)^2 + 1$ وجود ندارد، هرچند تفاوتی در استفاده از الگوریتم کلی بکار رفته برای ایجاد ماتریسهای مورد نظر بوجود نمی‌آید.

• الف: مثلث با شماره $(1-2)^2 + 2(j-1) + 1$ را در نظر گرفته، معادلات خطوط تشکیل‌دهنده آن را در صفحه $(\alpha\beta)$ به‌دست می‌آوریم:

$$\begin{aligned} L1: \beta &= \frac{\sqrt{3}}{2}(j-1) \frac{V_{DC}}{m-1} \\ L2: \beta &= \sqrt{3} \left(\alpha - \frac{1-2}{m-1} V_{DC} + (j-1) \frac{V_{DC}}{m-1} \right) \\ L3: \beta &= -\sqrt{3} \alpha + \sqrt{3} \frac{1-1}{m-1} V_{DC} \end{aligned} \quad (29)$$

حال با توجه به معادلات خطوط به‌دست آمده، ماتریس ضرایب مورد نظر که در مسیر $(1-2)^2 + 2(j-1) + 1$ به‌کار می‌رود را مشابه با آنچه در حالت سه‌سطحی بیان شد، به‌دست می‌آوریم:

$$\begin{aligned} L1 &= \beta - \frac{\sqrt{3}}{2}(j-1) \frac{V_{DC}}{m-1} \\ L2 &= -\beta + \sqrt{3} \alpha - \sqrt{3} \frac{V_{DC}}{m-1} + (1-j-1) \\ L3 &= -\beta - \sqrt{3} \alpha + \sqrt{3} \frac{1-1}{m-1} V_{DC} \end{aligned} \quad (30)$$

در نتیجه خواهیم داشت:

$$= \begin{bmatrix} 0 & 1 & -\frac{\sqrt{3}}{2}(j-1) \frac{V_{DC}}{m-1} \\ \sqrt{3} & -1 & -\sqrt{3} \frac{V_{DC}}{m-1} (1-j-1) \\ -\sqrt{3} & -1 & \sqrt{3} \frac{1-1}{m-1} V_{DC} \end{bmatrix} \quad (31)$$

ماتریس ضرایب

می‌دهد. بنابراین این روش برای استفاده در کاربردهای دیجیتال و زمان حقیقی با دقت و سرعت بالا همراه با مینیمم سخت‌افزار و نرم‌افزار قابل استفاده خواهد بود.

۶- نتایج شبیه‌سازی

نتایج حاصل از معادلات تحلیلی به دست آمده در این مقاله به کمک نرم‌افزار Matlab و Simulink برای یک مبدل سه سطحی در فرکانس اصلی ۶۰ Hz و فرکانس نمونه‌برداری ۲۸۸۰ Hz در اندیسه‌های مدولاسیون متفاوت شبیه‌سازی، شبیه‌سازی شده‌اند. ولتاژ خروجی و طیف هارمونیک متوجه به به‌کارگیری روش SVM پیشنهادی به ازای اندیسه‌های مدولاسیون مختلف در شکل‌های (۱۱) و (۱۲) نشان داده شده‌اند. شکل (۱۳) نیز طیف هارمونیک ولتاژ خروجی را به ازای اندیسه‌های مختلف مدولاسیون نشان می‌دهد. هر چند روش SVM مبتنی بر تکنیک کلاسه‌بندی بردارها که در این مقاله ارائه شد، در اصول با روش متداول SVM تفاوتی ندارد. اما:

- فرمولهای به دست آمده جهت محاسبه زمانهای سویچینگ در روش پیشنهادی صرف‌نظر از تعداد سطوح مبدل (m) می‌توانند برای به دست آوردن لحظات سویچینگ یک مبدل m سطحی و در قالب یک الگوریتم به کار گرفته شوند.
- از آنجا که این روش مبتنی بر کلاسه‌بندی بردارهاست، بدون استفاده از هر گونه تقریب توابع غیر خطی و احتراز از هر گونه ساده سازی، محاسبات SVM در کوتاهترین زمان ممکن انجام می‌پذیرد و در صورت استفاده از یک مدل DSP، محاسبات SVM در مقایسه با روش متداول در کوتاهترین زمان ممکن انجام می‌پذیرد. بنابراین به کمک روش کلاسه‌بندی بردارها نه تنها دقت دنباله‌های سویچینگ و لحظات اعمال آنها افزایش می‌یابد، بلکه سریعتر بودن این روش امکان افزایش فرکانس سویچینگ و در نتیجه پهنای باند سیستم کنترل را فراهم می‌سازد و

• ب: مثلث با شماره $2 + 2(j-1) + (1-2)^2$ و با فرض اینکه این شماره کوچکتر یا مساوی با $(1-1)^2$ باشد را در نظر گرفته، معادلات خطوط تشکیل‌دهنده آن را در صفحه $(\alpha\beta)$ به دست می‌آوریم:

$$\begin{aligned} L1: \beta &= \sqrt{3}\left(\alpha - \frac{1-2}{m-1}V_{DC} + (j-1)\frac{V_{DC}}{m-1}\right) \\ L2: \beta &= -\sqrt{3}\alpha + \sqrt{3}\frac{1-2}{m-1}V_{DC} \\ L3: \beta &= \frac{\sqrt{3}}{2}(j)\frac{V_{DC}}{m-1} \end{aligned} \quad (32)$$

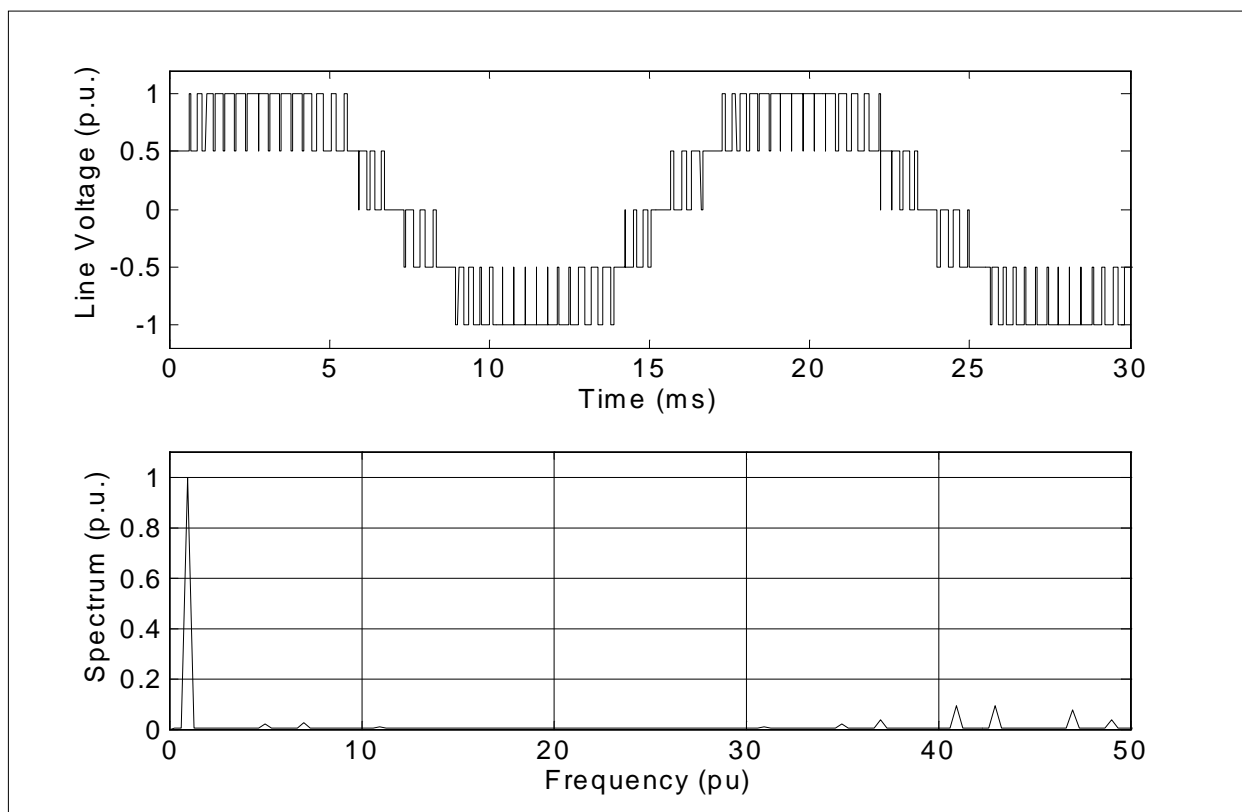
مطابق آنچه برای حالت قبل بیان شد، داریم:

$$\begin{aligned} L1 &= \beta - \sqrt{3}\alpha + \sqrt{3}(1-j-1)\frac{V_{DC}}{m-1} \\ L2 &= \beta + \sqrt{3}\alpha - \sqrt{3}\frac{1-2}{m-1}V_{DC} \\ L3 &= -\beta - \frac{\sqrt{3}}{2}(j)\frac{V_{DC}}{m-1} \end{aligned} \quad (33)$$

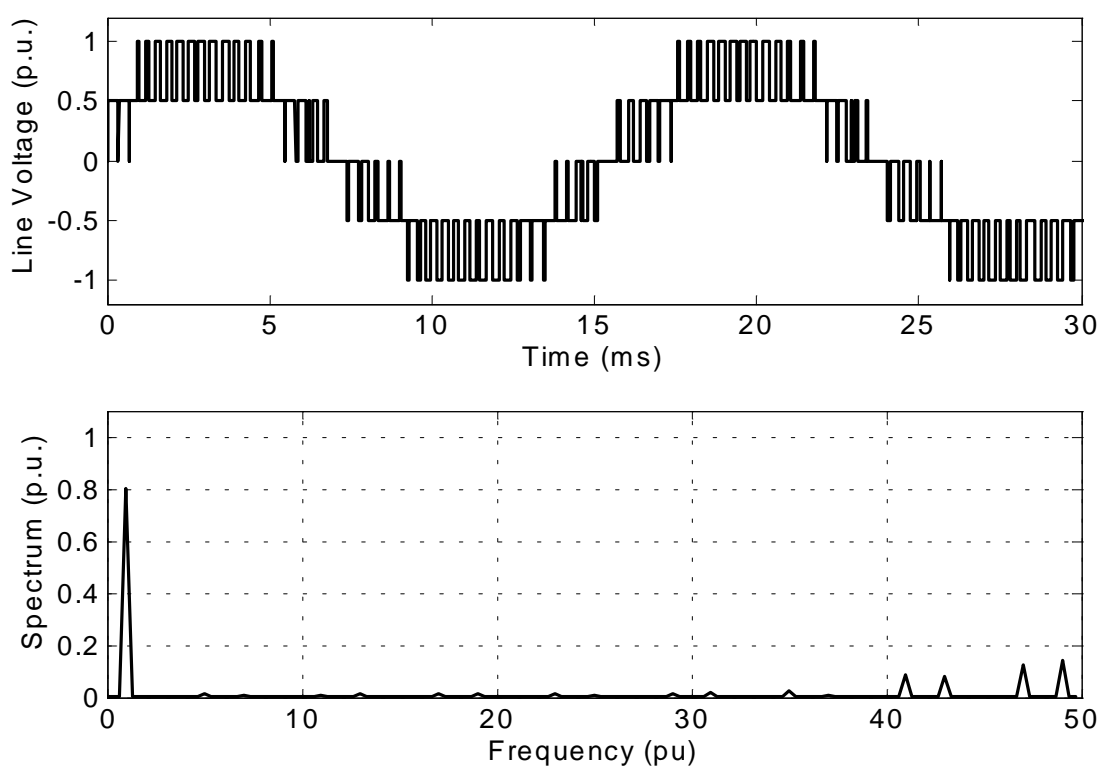
در نتیجه خواهیم داشت:

$$\text{ماتریس ضرایب} = \begin{bmatrix} -\sqrt{3} & 1 & \sqrt{3}(1-j-1)\frac{V_{DC}}{m-1} \\ \sqrt{3} & 1 & -\sqrt{3}\frac{1-2}{m-1}V_{DC} \\ 0 & -1 & \frac{\sqrt{3}}{2}(j)\frac{V_{DC}}{m-1} \end{bmatrix} \quad (34)$$

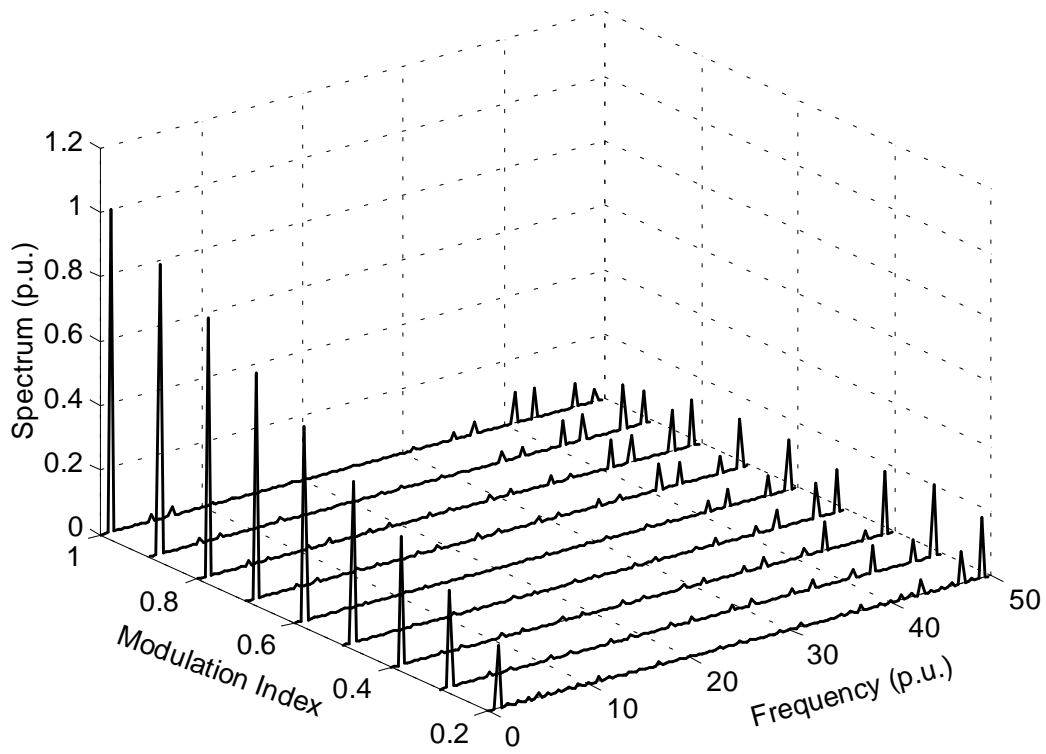
در اینجا نیز مشابه محاسبات انجام شده برای ضرایب زمانهای سویچینگ، مشخص است که $(m-1)^2$ ماتریس مورد نیاز در مسیرهای $(m-1)^2$ گانه برای تشکیل شبکه عصبی کلاسه‌کننده از دو ماتریس ساده سه‌بعدی و با تغییرات 1 و j به دست می‌آیند. در نتیجه کل این ساختار توسط یک ساختار دو مسیره با شکل کلی ضرایب و یک الگوریتم دوری ساده برای محاسبه ماتریسها در حالات مختلف قابل پیاده‌سازی است. این مزیت در ارائه شکل بسته ماتریسهای $(m-1)^2$ گانه، حجم محاسبات و حافظه مورد نیاز را به نحو چشمگیری کاهش



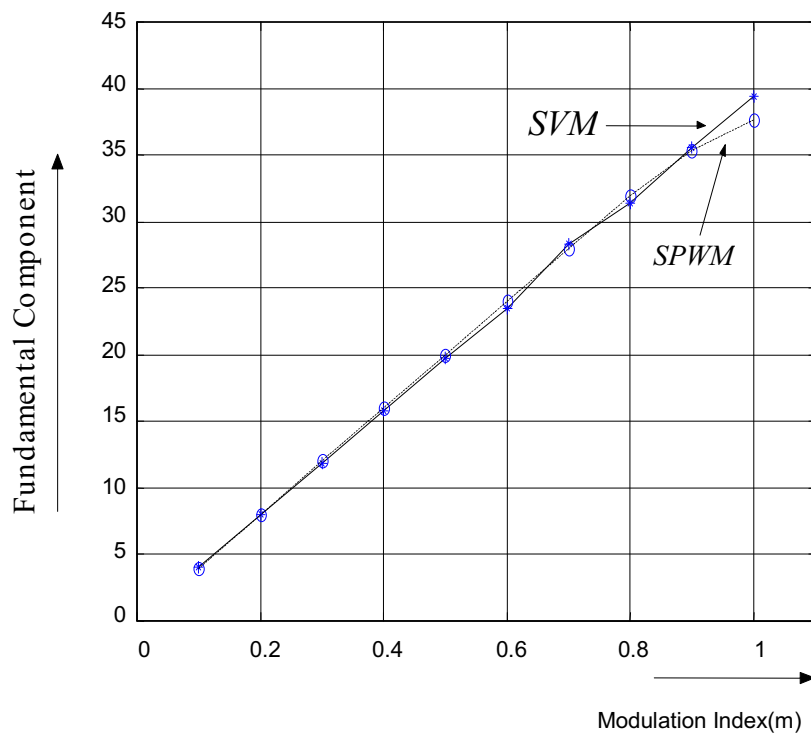
شکل ۱۱- نتایج شبیه‌سازی SVM سه‌سطحی به ازای اندیس مدولاسیون $m = 1$.



شکل ۱۲- نتایج شبیه‌سازی SVM سه‌سطحی به ازای اندیس مدولاسیون $m = 0.8$.



شکل ۱۳- نمودار طیف هارمونیک ولتاژ خروجی را به ازای اندیسه‌های مختلف مدولاسیون.



شکل ۱۴- نمودار تغییرات اندازه مؤلفه اصلی ولتاژ خط خروجی به ازای اندیسه‌های مدولاسیون متفاوت برای دو روش SVM و SPWM در حالت سه سطحی.

به کارگیری روش کلاس بندی بردارها در اجرای SVM نه تنها منجر به احتراز از هر گونه تقریب توابع غیر خطی و در نتیجه دقت در محاسبه دنباله های سویچینگ و لحظات اعمال آنها می شود، بلکه زمان لازم برای انجام محاسبات ساده این روش از زمان لازم برای اجرای روشهای متداول SVM که از ساده ترین روشهای تقریب توابع غیرخطی استفاده می کنند، کوتاهتر است. در این روش با پرهیز از انجام محاسبات پیچیده و در نتیجه کاهش زمانهای محاسباتی، امکان افزایش فرکانس سویچینگ فراهم می شود. همچنین حجم سخت افزار و نرم افزار سیستم به طور قابل ملاحظه ای کاهش می یابد و افزایش دقت پالسهای اعمال شده تضمین می شود. صحت معادلات تحلیلی به دست آمده توسط شبیه سازی رایانه ای به اثبات رسیده است.

کیفیت ولتاژ خروجی را به طور قابل ملاحظه ای بهبود می بخشد. به منظور مقایسه روشهای مدولاسیون SVM و SPWM نمودار تغییرات اندازه مولفه اصلی ولتاژ خروجی با تغییرات اندیس مدولاسیون برای هر دو روش در شکل (۱۴) آورده شده است. این شکل به وضوح گسترش ناحیه خطی مدولاسیون را در روش SVM و همچنین استفاده بهتر از ولتاژ باس DC را در این روش نشان می دهد.

۷- نتیجه گیری

در این مقاله روش مدولاسیون بردار فضایی مبتنی بر کلاس بندی بردارها برای کنترل اینورترهای منبع ولتاژ چند سطحی پیشنهاد و الگوریتمی عمومی برای انجام محاسبات به شکل بسته و برای تحقق دیجیتال این تکنیک ارائه شده است.

واژه نامه

1. Space Vector Modulation

مراجع

- Nabae, A., Takahashi, I., and Akagi, H., "A New Neutral-Point-Clamped PWM Inverter," *IEEE Trans. on Industry Appl.*, Vol. IA-17, No. 5, pp. 518-523, Sep./Oct. 1981.
- Hochgraf, C., Lasseter, R., Divan, D., and Lipo, T.A., "Comparison of Multilevel Inverters for Static VAR Compensation," in *Conf. Rec. IEEE/IAS Ann. Mtg.*, pp. 921-928, 1994.
- Lai, J.S., and Peng, F.Z., "Multilevel Converters-A New Breed of Power Converters," *IEEE Trans. on Ind. Appl.*, Vol. 32, No. 3, pp. 509-517. May/June, 1996.
- Tolbert, L.M., and Peng, F.Z., "Multilevel Converters for Large Electric Drives," *IEEE APEC'98 Conference Proceedings*, pp. 530-536, 1998.
- Bum-Seok, S., Sinha, G., Manjrekar, M.D., and Lipo, T.A., "Multilevel Power Conversion - An Overview Of Topologies And Modulation Strategies", in *Conference Proceedings OPTIM'98*, Vol. 2, pp. AD-11-AD-24, 1998.
- Manirekar, M., and Venkataraman, G., "Advanced Topologies and Modulation Strategies for Multilevel Inverters," *IEEE PESC'96 Conference Proceedings*, Vol. 2, pp. 1013-1018, 1996.
- Seixas, P.F., Severo Mendes, M.A., and Garcia, P.D., "A Space Vector PWM Method for Three-Level Voltage Source Inverter," *IEEE APEC'2000 Conference Proceedings*, Vol. 1, pp. 549-555.
- Cosan, M., Mao, H., Borojevic, D., and Lee, F.C., "Space Vector Modulation of Three-Level Voltage Source Inverters," *proc. VPEC Seminar*, pp. 123-128, 1996.
- Lee, Y.H., Suh, B.S., and Hyan, D.S., "A Novel PWM Scheme for a Three-Level Voltage Source Inverter with GTO Thyristors," *IEEE Trans. on Ind. Appl.*, Vol. 32, No. 2, pp. 260-268, March/April 1996.
- Jae, S.H., and Chang, C.H., "Compensation for the Neutral-Point Potential Variation in Three-Level Space Vector PWM," *IEEE APEC'2001 Conference Proceedings*, Vol. 2, pp. 1135-1140.
- Bakhshai, A.R., Espinoza, J., Joos, G., and Jin, H., "A Combined Artificial Neural Network and DSP Approach to the Implementation of Space Vector Modulation Techniques," *IEEE-IAS Ann. Mtg.*, San Diego, pp. 934-940, Oct. 5-10 1996.
- Bakhshai, A.R., Joos, G., and Jin, H., "Incorporating the Overmodulation Range in Space Vector Pattern Generators Using a Classification Algorithm," *IEEE Trans. On Power Elec.*, Vol. 15, No. 1, pp. 83-91 Jan, 2000.
- Vander Broeck, H.W., Skudelny, H.C., and Stank, G., "Analysis and Realization of a Pulse Width

- Modulator Based on Voltage Space Vector,” in *Conf. Rec., IEEE-IAS Ann. Mtg.* pp.244-251, 1986.
14. Hyo, L., and Cho, H.,“ Three-Level Space Vector PWM in Low Index Modulation Region Avoiding Narrow Pulse Problem,” *IEEE Trans. on Power*

Electronics, Vol.9, No.5, pp.481-485, September 1994.